

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ «ЛЬВІВСЬКА ПОЛІТЕХНІКА»

Глухов В. С.

Комп'ютерна логіка схем без пам'яті

Навчальний посібник

для студентів галузі знань F «Інформаційні технології»
спеціальності F7 «Комп'ютерна інженерія»

Видавець ФОП Марченко Т.В.
Львів

УДК 004.4

Г 55

*Рекомендовано Науково-методичною радою
Національного університету «Львівська політехніка»
як навчальний посібник для студентів спеціальності
F7 «Комп'ютерна інженерія»
(протокол № 5/2025 від 15.12.2025 р.)*

Рецензенти:

Мельник А. О., доктор технічних наук, професор, проректор з науки та інновацій приватного закладу вищої освіти «ІТ СТЕП Університет»;

Оліярик Б. О., доктор технічних наук, професор, головний конструктор Державного підприємства «Львівський державний завод «ЛОРТА», лауреат Державної премії України в галузі науки і техніки;

Бочкарьов О. Ю., кандидат технічних наук, доцент, доцент кафедри електронних обчислювальних машин, Національний університет «Львівська політехніка»

Глухов В. С.

Г55 **Комп'ютерна логіка схем без пам'яті** : навч. посібник / В. С. Глухов. – Львів: Видавець Марченко Т.В. – 207 с.

ISBN 978-617-8682-33-0

До навчального посібника увійшли матеріали лекцій з навчальної дисципліни «Комп'ютерна логіка». Матеріали містять теоретичні відомості, приклади розв'язання практичних задач, рисунки, таблиці та стосуються першої частини дисципліни – комбінаційних схем.

Навчальний посібник призначений для студентів спеціальності F7 «Комп'ютерна інженерія» галузі знань F «Інформаційні технології».

ISBN 978-617-8682-33-0

УДК 004.4

© Глухов В. С.

© Видавець Марченко Т. В.

ЗМІСТ

1	Методологічні основи дисципліни «Комп'ютерна логіка»	15
1.1	Що таке комп'ютерна логіка?	15
1.2	Де вивчають дисципліну «Комп'ютерна логіка»?	16
1.3	Рекомендації з вивчення дисципліни «Комп'ютерна логіка»	21
1.3.1	Конспект	21
1.3.2	Успішне навчання	23
1.4	Комп'ютерна освіта на основі компетентностей.	23
1.5	Коли і як вчитися найлегше	29
2	ІНФОРМАЦІЙНІ ОСНОВИ ЦИФРОВИХ АВТОМАТІВ	33
2.1	Інформація і загальні принципи її перетворення.....	33
2.2	Обмін інформацією між різними інформаційними пристроями.....	39
2.3	Апаратні засоби збереження й обробки інформації.....	40
2.4	Загальні поняття про цифровий автомат і алгоритм	42
2.5	Опис абстрактного автомату	43
3	ПРЕДСТАВЛЕННЯ ЧИСЛОВОЇ ІНФОРМАЦІЇ В ЦИФРОВОМУ АВТОМАТІ.....	45
3.1	Системи числення і поняття коду	45
3.2	Вибір системи числення	51
3.3	Формальні правила двійкової арифметики.....	52
3.4	Переведення числа з однієї позиційної системи числення в іншу.....	55
3.5	Переведення чисел до десяткової системи числення з іншої однорідної позиційної системи числення з основою k , коли дії виконуються в десятковій системі.....	56
3.6	Переведення чисел із десяткової системи числення до іншої однорідної позиційної системи числення з основою k , коли дії виконуються в десятковій системі	57
3.7	Переведення цілої частини числа.....	57
3.8	Переведення дробової частини числа	57
3.9	Переведення чисел з шістнадцяткової й вісімкової систем до двійкової і зворотне переведення чисел	58
4	ФОРМИ ПРЕДСТАВЛЕННЯ ЧИСЕЛ У ЦИФРОВИХ АВТОМАТАХ	60
4.1	Форма представлення двійкових чисел з фіксованою комою.....	60
4.2	Представлення від'ємних чисел у форматі з фіксованою комою.....	61
4.3	Форма представлення чисел з рухомою комою.....	63
4.4	Перетворення форматів чисел	66
4.5	Похибки представлення чисел	69
5	АРИФМЕТИЧНІ ДІЇ З ДВІЙКОВИМИ ЧИСЛАМИ	71
5.1	Додавання двійкових чисел.....	71
5.2	Алгебраїчне додавання чисел з фіксованою комою	71
5.3	Переповнення розрядної сітки	73
5.4	Модифікований доповняльний код.....	74
5.5	Алгебраїчне додавання і віднімання чисел, представлених у формі з рухомою комою.....	75
5.6	Методи множення двійкових чисел	76
5.7	Множення чисел, представлених у форматі з фіксованою комою	77
5.8	Множення чисел, представлених у формі з рухомою комою	77
5.9	Прискорення операції множення	78
5.10	Ділення двійкових чисел, представлених у формі з фіксованою комою.....	78
5.11	Ділення двійкових чисел, представлених у форматі з рухомою комою.....	81
5.12	Оцінка точності виконання арифметичних операцій	82
5.13	Похибка округлення	83
6	ВИКОНАННЯ ОПЕРАЦІЙ НАД ДЕСЯТКОВИМИ ЧИСЛАМИ	85
6.1	Представлення десяткових чисел у Д-кодах.....	85
6.2	Формальні правила по-розрядного додавання в Д-кодах.....	86
6.3	Представлення від'ємних чисел у Д-кодах	88
6.4	Виконання операцій додавання і віднімання в Д-кодах.....	88

6.5 Множення чисел у Д-кодах	89
6.6 Ділення чисел у Д-кодах.....	89
6.7 Переведення чисел з Д-коду в двійковий і з двійкового в Д-код.....	90
7 КОНТРОЛЬ РОБОТИ ЦИФРОВОГО АВТОМАТА	92
7.1 Основні поняття теорії кодування.....	92
7.2 Контроль методом парності-непарності	92
7.3 Коди Геммінга.....	93
7.4 Контроль за модулем	96
7.5 Контроль арифметичних операцій	96
8 ОСНОВИ АЛГЕБРИ ЛОГІКИ	98
8.1 Основні поняття алгебри логіки.....	98
8.2 Функції алгебри логіки нуля змінної (ФАЛ0)	100
8.3 Функції алгебри логіки однієї змінної (ФАЛ1)	101
8.4 Функції алгебри логіки двох змінних (ФАЛ2)	103
8.5 Основні правила виконання операцій у базисі Буля.	111
8.6 Основні правила виконання операцій у базисі Жегалкіна.	113
8.7 Основні правила виконання операцій у монобазисі І-НЕ.	113
8.8 Основні правила виконання операцій у монобазисі АБО-НЕ.....	114
8.9 Аналітичне представлення функцій алгебри логіки.....	114
8.10 Досконалі нормальні форми.....	117
8.11 Поліном Жегалкіна	119
8.12 Класи функцій алгебри логіки.....	120
8.13 Функціонально повні системи функцій алгебри логіки	121
8.14 Числове та геометричне подання логічних функцій	122
9 СПРОЩЕННЯ АБО МІНІМІЗАЦІЯ ЛОГІЧНИХ ФУНКЦІЙ	124
9.1 Задача мінімізації.....	124
9.2 Метод Квайна та імплікантні матриці	128
9.3 Мінімізація функцій методом Квайна-МакКласкі-Петрика	133
9.3.1 Побудова простих імплікант (метод Квайна-МакКласкі).	133
9.3.2 Формування мінімальної диз'юнктивної нормальної форми (метод Петрика).	134
9.4 Мінімізація не повністю визначених функцій методом Квайна-МакКласкі-Петрика.....	136
9.5 Метод карт Карно (діаграм Вейча)	137
10 АНАЛІЗ ТА СИНТЕЗ ЛОГІЧНИХ ЕЛЕКТРОННИХ СХЕМ	144
10.1 Логічні оператори електронних схем.....	144
10.2 Задачі аналізу і синтезу електронних схем.....	146
10.3 Синтез логічних схем з одним виходом у базисі Буля на елементах з довільною кількістю входів.....	148
10.4 Синтез логічних схем з одним виходом у базисі Буля на елементах з обмеженою кількістю входів.....	150
10.5 Синтез логічних схем з одним виходом у монобазисі І-НЕ.....	151
10.6 Синтез логічних схем з одним виходом у монобазисі 2І-НЕ (Шеффера)	153
10.7 Синтез логічних схем з одним виходом у монобазисі АБО-НЕ	156
10.8 Синтез логічних схем з одним виходом у монобазисі 2АБО-НЕ (Пірса).....	158
10.9 Порівняння варіантів синтезу комбінаційних логічних схем	161
10.10 Синтез логічних схем з одним виходом у базисі Жегалкіна	166
11 СИНТЕЗ ЛОГІЧНИХ СХЕМ З ДЕКІЛЬКОМА ВИХОДАМИ	169
11.1 Базові комбінаційні вузли.....	169
11.2 Однорозрядний двійковий суматор.....	169
11.3 Однорозрядний двійковий напівсуматор	170
11.4 Дешифратор	171
11.5 Мультиплексори	176
11.6 Постійний запам'ятовуючий пристрій	179
11.7 Програмовані логічні матриці	183

В. С. Глухов. Комп'ютерна логіка схем без пам'яті

11.8 Програмовані матриці логіки	186
12 ПРИКЛАДИ ТЕСТІВ ТА ВІДПОВІДІ НА НИХ.....	191
13 КОРОТКИЙ ТЛУМАЧЕВИЙ СЛОВНИК.....	197
14 Перелік скорочень	202

ПЕРЕЛІК РИСУНКІВ

Рис. 1.1.1. Комп'ютерна логіка і «Комп'ютерна інженерія»	12
Рис. 1.1. Апаратні та програмні витрати різних варіантів розв'язку однієї задачі	15
Рис. 1.2. Націленість спеціальності «Комп'ютерна інженерія»	17
Рис. 1.3. Націленість спеціальності «Комп'ютерні науки»	18
Рис. 1.4. Націленість спеціальності «Інформаційні системи»	18
Рис. 1.5. Націленість спеціальності «Інформаційні технології»	19
Рис. 1.6. Націленість спеціальності «Інженерія програмного забезпечення»	19
Рис. 1.7. Конспект	22
Рис. 1.8. Модель компетентності	24
Рис. 1.9. Нормативні документи навчального процесу	25
Рис. 1.10. Ресурси та навички, які знадобилися у професійній діяльності	27
Рис. 1.11. Середні зарплати розробників програмного забезпечення в галузі інформаційних технологій	28
Рис. 1.12. Вікові зміни кристалізованого інтелекту (розуму) та гнучкого інтелекту (здатності до навчання)	30
Рис. 1.13. Вікові зміни складових кристалізованого інтелекту (розуму) та швидкості засвоєння нової інформації.	30
Рис. 2.1. Комп'ютерна логіка у системі наук інформаційної сфери	33
Рис. 2.2. Структурна схема процесу передачі або обробки інформації	33
Рис. 2.3. Параметри імпульсу	35
Рис. 2.4. Неперервний сигнал	36
Рис. 2.5. Дискретизація (у часі)	37
Рис. 2.6. Дискретизація за параметром	38
Рис. 2.7. Дискретизація за параметром та часом	39
Рис. 2.8. Цифровий автомат	43
Рис. 2.9. Об'єднання автоматів	44
Рис. 3.1. Умовне позначення напівсуматора (а) і двійкового суматора (б)	54
Рис. 4.1. Формат числа з рухомою комою (чотири поля)	64
Рис. 4.2. Формат числа з рухомою комою (три поля)	64
Рис. 4.3. Число (більше або рівне 1) у форматі з рухомою комою	68
Рис. 4.4. Число (менше 1/2) у форматі з рухомою комою	68
Рис. 5.1. Чотирирозрядні суматори	71
Рис. 5.2. Заокруглення мантиси	83
Рис. 6.1. Суматор однієї тетради	88
Рис. 7.1. Використання кода Геммінга	94
Рис. 7.2. Контроль за модулем	97
Рис. 8.1. Константа одиниці	101
Рис. 8.2. Константа нуля	101
Рис. 8.3. Повторювач	102
Рис. 8.4. Графічна ілюстрація інверсії	102
Рис. 8.5. Інвертор (елемент НЕ)	102
Рис. 8.6. Диз'юнктор (елемент АБО)	104
Рис. 8.7. Графічна ілюстрація диз'юнкції	104
Рис. 8.8. Кон'юнктор (елемент І)	105
Рис. 8.9. Графічна ілюстрація кон'юнкції	105
Рис. 8.10. Елемент Шеффера (І-НЕ)	105
Рис. 8.11. Графічна ілюстрація функції Шеффера (І-НЕ)	106
Рис. 8.12. Елемент Пірса (АБО-НЕ)	106
Рис. 8.13. Графічна ілюстрація функції Пірса (АБО-НЕ)	107
Рис. 8.14. Елемент виключне АБО	107
Рис. 8.15. Графічна ілюстрація функції виключне АБО	108
Рис. 8.16. Елемент рівнозначності (еквівалентності)	108

Рис. 8.17. Графічна ілюстрація функції рівнозначності (еквівалентності)	108
Рис. 8.18. Графічна ілюстрація прямої імлікації	109
Рис. 8.19. Графічна ілюстрація зворотної імлікації.....	110
Рис. 8.20. Геометричне представлення ФАЛ.....	122
Рис. 9.1. Таблиця істинності (а) і карта Карно (б) для ФАЛ двох змінних	138
Рис. 9.2. Таблиця істинності (а) і карта Карно (б) для ФАЛ трьох змінних.....	138
Рис. 9.3. Таблиця істинності (а) і карта Карно (б) для ФАЛ чотирьох змінних.....	139
Рис. 9.4. Карта Карно для ФАЛ чотирьох змінних	139
Рис. 9.5. Карта Карно для ФАЛ п'яти змінних.....	139
Рис. 9.6. Карта Карно для ФАЛ шести змінних	140
Рис. 9.7. Карта Карно для ФАЛ п'яти змінних.....	140
Рис. 9.8. Мінімізація ФАЛ4 за допомогою Карти Карно.....	142
Рис. 10.1. Символи двоїстих функції І-НЕ та НЕ-АБО.....	145
Рис. 10.2. Символи двоїстих функції АБО-НЕ та НЕ- І.....	145
Рис. 10.3. Символи двоїстих функції І та НЕ-АБО-НЕ.....	145
Рис. 10.4. Символи двоїстих функції АБО та НЕ- І-НЕ.....	146
Рис. 10.5. Символи елементів базису Буля.....	148
Рис. 10.6. Схема на елементах базису Буля.....	150
Рис. 10.7. Двовходові елементи І та АБО базису Буля і елемент НЕ.....	151
Рис. 10.8. Багатовходові схеми І.....	151
Рис. 10.9. Багатовходові схеми АБО.....	151
Рис. 10.10. Схема на двовходових елементах І та АБО.....	151
Рис. 10.11 - Елементи монобазису І-НЕ.....	152
Рис. 10.12. Інвертор у монобазисі І-НЕ.....	152
Рис. 10.13. Схема І на елементах монобазиса І-НЕ.....	152
Рис. 10.14. Схема АБО на елементах монобазиса І-НЕ.....	153
Рис. 10.15. Схема реалізації довільної ФАЛ на елементах монобазиса І-НЕ.....	153
Рис. 10.16. Схема реалізації інверсії на елементах 2І-НЕ.....	154
Рис. 10.17. Схема реалізації кон'юнкції на елементах 2І-НЕ.....	154
Рис. 10.18. Схема реалізації диз'юнкції на елементах 2І-НЕ.....	154
Рис. 10.19. Схема реалізації кон'юнкції та диз'юнкції на елементах 2І-НЕ.....	155
Рис. 10.20. Схема 3І-НЕ на елементах 2І-НЕ.....	155
Рис. 10.21. Схема 4І-НЕ на елементах 2І-НЕ.....	155
Рис. 10.22. Схема 3АБО на елементах 2І-НЕ.....	155
Рис. 10.23. Схема 4АБО на елементах 2І-НЕ.....	155
Рис. 10.24. Схема ФАЛ на елементах 2І-НЕ.....	156
Рис. 10.25. Елементи монобазису АБО-НЕ.....	156
Рис. 10.26. Інвертор у монобазисі АБО-НЕ.....	157
Рис. 10.27. Схема АБО на елементах монобазиса АБО-НЕ.....	157
Рис. 10.28. Схема І на елементах монобазиса АБО-НЕ.....	157
Рис. 10.29. Схема реалізації довільної ФАЛ на елементах монобазиса АБО-НЕ.....	158
Рис. 10.30. Схема реалізації інверсії на елементах 2АБО-НЕ.....	159
Рис. 10.31. Схема реалізації диз'юнкції на елементах 2АБО-НЕ.....	159
Рис. 10.32. Схема реалізації кон'юнкції на елементах 2АБО-НЕ.....	159
Рис. 10.33. Схема реалізації диз'юнкції та кон'юнкції на елементах 2АБО-НЕ.....	159
Рис. 10.34. Схема 3АБО-НЕ на елементах 2АБО-НЕ.....	159
Рис. 10.35. Схема 4АБО-НЕ на елементах 2АБО-НЕ.....	160
Рис. 10.36. Схема 3І на елементах 2АБО-НЕ.....	160
Рис. 10.37. Схема 4І на елементах 2АБО-НЕ.....	160
Рис. 10.38. Схема ФАЛ на елементах 2АБО-НЕ.....	160
Рис. 10.39. Мінімізація ФАЛ за одиницями.....	161
Рис. 10.40. Мінімізація ФАЛ для базису Жегалкіна.....	162
Рис. 10.41. Схема ДНФ ФАЛ на елементах І-НЕ.....	163

Рис. 10.42. Схема ДНФ ФАЛ на елементах АБО-НЕ.....	163
Рис. 10.43. Мінімізація ФАЛ за нулями.....	164
Рис. 10.44. Схема КНФ ФАЛ на елементах І-НЕ	164
Рис. 10.45. Схема КНФ ФАЛ на елементах АБО-НЕ.....	165
Рис. 10.46. Схема ДНФ ФАЛ на елементах базису Буля	166
Рис. 10.47. Схема КНФ ФАЛ на елементах базису Буля	166
Рис. 10.48. Суматор за модулем 2 на елементах базису Буля.....	167
Рис. 10.49. Суматор за модулем 2 на елементах базису І-НЕ	167
Рис. 10.50. Суматор за модулем 2 на елементах базису АБО-НЕ	167
Рис. 10.51. Схема, яка реалізує поліном Жегалкіна	168
Рис. 11.1. Повний однорозрядний двійковий суматор на елементах І-НЕ.....	170
Рис. 11.2. Повний однорозрядний двійковий суматор на напівсуматорах	170
Рис. 11.3. Однорозрядний двійковий напівсуматор	171
Рис. 11.4. Дешифратор «3 у 8».....	172
Рис. 11.5. Спрощена функціональна схема дешифратора «3 у 8»	173
Рис. 11.6. Реалізація ФАЛЗ на дешифраторі «3 у 8».....	175
Рис. 11.7. Реалізація дешифратора «4 у 16» на дешифраторах «3 у 8»	176
Рис. 11.8. Мультиплексор «8 у 1»	177
Рис. 11.9. Реалізація ФАЛ на мультиплексорі «8 у 1»	178
Рис. 11.10. Реалізація мультиплексора «16 у 1».....	179
Рис. 11.11. Незапрограмований ПЗП	180
Рис. 11.12. Реалізація ФАЛ на ПЗП (запрограмований ПЗП).....	182
Рис. 11.13. Програмована логічна матриця (незапрограмована)	183
Рис. 11.14. Програмована логічна матриця (запрограмована).....	185
Рис. 11.15. Програмована матриця логіки (незапрограмована).....	187
Рис. 11.16. Програмована матриця логіки (запрограмована)	189

ПЕРЕЛІК ТАБЛИЦЬ

Таблиця 1.1. Коди і найменування спеціальностей галузі знань F Інформаційні технології.....	16
Таблиця 1.2. Відповідність спеціальностей.....	17
Таблиця 1.3. Ландшафт комп'ютерних знань	20
Таблиця 1.4. Узагальнена структура предметного тесту	21
Таблиця 1.5. Перспективи фахівців комп'ютерної та програмної інженерії.....	27
Таблиця 1.6. Вплив штучного інтелекту на роботу фахівців комп'ютерної та програмної інженерії	29
Таблиця 3.1. Цифри і числа (в дужках) у поширених системах числення.....	46
Таблиця 3.2. Степені 2.....	47
Таблиця 3.3. Код ASCII (приклад).....	49
Таблиця 3.4. Код ASCII (Шістнадцятковий код)	49
Таблиця 3.5. Кодова таблиця фірми Microsoft CP-1251 (кодування Windows)	50
Таблиця 3.6. Кодова таблиця KOI 7-U.....	50
Таблиця 3.7. Альтернативна кодова таблиця CP-866.....	51
Таблиця 3.8. Повний однорозрядний двійковий суматор.....	53
Таблиця 3.9. Двійковий напівсуматор	53
Таблиця 3.10. Двійковий віднімач	54
Таблиця 3.11. Множення двійкових кодів.....	54
Таблиця 3.12. Переведення дробової частини числа до двійкової системи числення.....	57
Таблиця 3.13. Переведення з вісімкової до шістнадцяткової системи числення.....	59
Таблиця 4.1. Показник порядку і характеристика.....	65
Таблиця 4.2. Приклад формату з рухомою комою.....	65
Таблиця 4.3. Приклади чисел у форматі з рухомою комою	65
Таблиця 4.4. Утворення формату з рухомою комою для числа ≥ 1	67
Таблиця 4.5. Утворення формату з рухомою комою для числа $< 1/2$	68
Таблиця 6.1. Двійково-десяткові коди.....	85
Таблиця 6.2. Двійково-десятковий код 8421	86
Таблиця 6.3. Переведення з двійкової системи в код Д ₁	90
Таблиця 7.1. Приклади контролю за парністю.....	92
Таблиця 7.2. Вдосконалений контроль за парністю.....	92
Таблиця 7.3. Приклад вдосконаленого контролю за парністю.....	93
Таблиця 7.4. Кількість інформаційних та контрольних розрядів	93
Таблиця 7.5. Перевірочна матриця	94
Таблиця 7.6. Перевірочна матриця передавача	95
Таблиця 7.7. Перевірочна матриця приймача	95
Таблиця 8.1. Змінні, набори і функції алгебри логіки	99
Таблиця 8.2. Функції алгебри логіки нуля змінних	100
Таблиця 8.3. Функції алгебри логіки однієї змінної	101
Таблиця 8.4 - Функції алгебри логіки двох змінних	103
Таблиця 8.5. Таблиця істинності диз'юнкції (АБО)	103
Таблиця 8.6. Таблиця істинності кон'юнкції (І).....	104
Таблиця 8.7. Таблиця істинності функції Шеффера (І-НЕ).....	105
Таблиця 8.8. Таблиця істинності функції Пірса (АБО-НЕ)	106
Таблиця 8.9. Таблиця істинності функції виключне АБО	107
Таблиця 8.10. Таблиця істинності функції рівнозначності.....	108
Таблиця 8.11. Таблиця істинності імплікації	109
Таблиця 8.12. Таблиця істинності зворотної імплікації.....	109
Таблиця 8.13. Таблиця істинності функції заперечення імплікації.....	110
Таблиця 8.14. Таблиця істинності функції заперечення зворотної імплікації.....	110
Таблиця 8.15. Основні правила алгебри Буля	112
Таблиця 8.16. Основні аксіоми і правила операцій у монобазисах.....	113
Таблиця 8.17. Приклад таблиці істинності.....	114

Таблиця 8.18. Таблиці істинності ФАЛ2 базисів Буля та Жегалкіна	114
Таблиця 8.19. Таблиця істинності функції трьох змінних	115
Таблиця 8.20. Таблиця істинності функції трьох змінних	117
Таблиця 8.21. Досконалі форми для ФАЛ2	119
Таблиця 9.1. Логічна функція трьох аргументів	125
Таблиця 9.2. Прості імпліканти логічних функцій двох аргументів	126
Таблиця 9.3. Імплікантна матриця	131
Таблиця 9.4. ФАЛ4	133
Таблиця 9.5. Хід мінімізації	134
Таблиця 9.6. Імплікантна таблиця	135
Таблиця 9.7. ФАЛ4 з X	136
Таблиця 9.8. Хід мінімізації ФАЛ з X	137
Таблиця 9.9. Результат	137
Таблиця 10.1. Деякі двоїсті функції алгебри логіки	145
Таблиця 10.2. Кон'юнкція та диз'юнкція багатьох змінних	148
Таблиця 10.3. Функція НЕ	148
Таблиця 10.4. Довільна ФАЛ3	149
Таблиця 10.5. Функції І та АБО на 2 входи	150
Таблиця 10.6. Інверсія кон'юнкції багатьох змінних	152
Таблиця 10.7. Монобазис І-НЕ	153
Таблиця 10.8. Інверсія диз'юнкції багатьох змінних	156
Таблиця 10.9. Монобазис АБО-НЕ	158
Таблиця 10.10. Таблиця істинності ФАЛ	162
Таблиця 10.11. Сума за модулем 2	166
Таблиця 11.1. Повний двійковий однорозрядний суматор	169
Таблиця 11.2. Дешифратор «3 у 8»	172
Таблиця 11.3. Відповідність позначень виводів дешифратора	173
Таблиця 11.4. Таблиця істинності ФАЛ3	174
Таблиця 11.5. Мультиплексор «8 у 1»	176
Таблиця 11.6. Відповідність позначень виводів мультиплексора	177
Таблиця 11.7. Реалізація ФАЛ на ПЗП	181
Таблиця 11.8. Таблиця прошиття ПЛІМ	185
Таблиця 11.9. Таблиця прошиття ПМЛ	190

ВСТУП

Навчальний посібник «Комп'ютерна логіка схем без пам'яті» частково замінює підручник з дисципліни «Комп'ютерна логіка», англomовна назва цієї дисципліни – Digital logic (цифрова логіка).

Навчальний посібник містить Вступ, основний текст, питання та завдання для самоперевірки та контролю знань студентів, обов'язкові та додаткові задачі та приклади, довідково-інформаційні дані для розв'язання задач (таблиці істинності, схеми тощо), апарат для орієнтації в матеріалах кники (предметний покажчик).

При вивченні дисципліни «Комп'ютерна логіка» кількість годин у навчальному плані, відведених для аудиторних занять складає 90, для самостійної роботи студентів – 90, коефіцієнт, що враховує продуктивність засвоєння 1 авторського аркушу навчальної літератури студентом з одну годину самостійної роботи з літературою, розв'язання задач, прикладів, тощо прийнято за 0,14. Коефіцієнт виду видання для навчального посібника прийнято від 0,5 до 1 При цьому обсяг навчального посібника складає не менше 13 авторських аркушів (не менше 277 сторінок даного видання).

«Комп'ютерна логіка схем без пам'яті» охоплює приблизно половину курсу «Комп'ютерна логіка». За рамками посібника залишається розгляд логіки роботи комп'ютерних схем із пам'яттю – схем із зворотніми зв'язками.

Місце дисципліни «Комп'ютерна логіка» серед основних дисциплін напряму «Комп'ютерна інженерія» ілюструє Рис. І.1.1. Комп'ютерна логіка спирається на знання, визначення, термінологію, закони, які розвивають математика, фізика, філософія і, в свою чергу, є основою для розвитку комп'ютерної схемотехніки, архітектури комп'ютерів, теорії побудови комп'ютерних систем та мереж, теорії алгоритмів, програмування. А це веде для чергового етапу розвитку математики, фізики, філософії.

Метою вивчення дисципліни «Комп'ютерна логіка» є засвоєння термінології комп'ютерної інженерії та розуміння основних законів, правил та методів алгебри логіки і на їх основі оволодіння основними методами аналізу та синтезу операційних та керуючих вузлів сучасних комп'ютерів як цифрових автоматів (ЦА), що складаються з цифрових комбінаційних схем та схем з пам'яттю.

Метою вивчення дисципліни «Комп'ютерна логіка» є формування у здобувачів освіти таких загальних компетентностей:

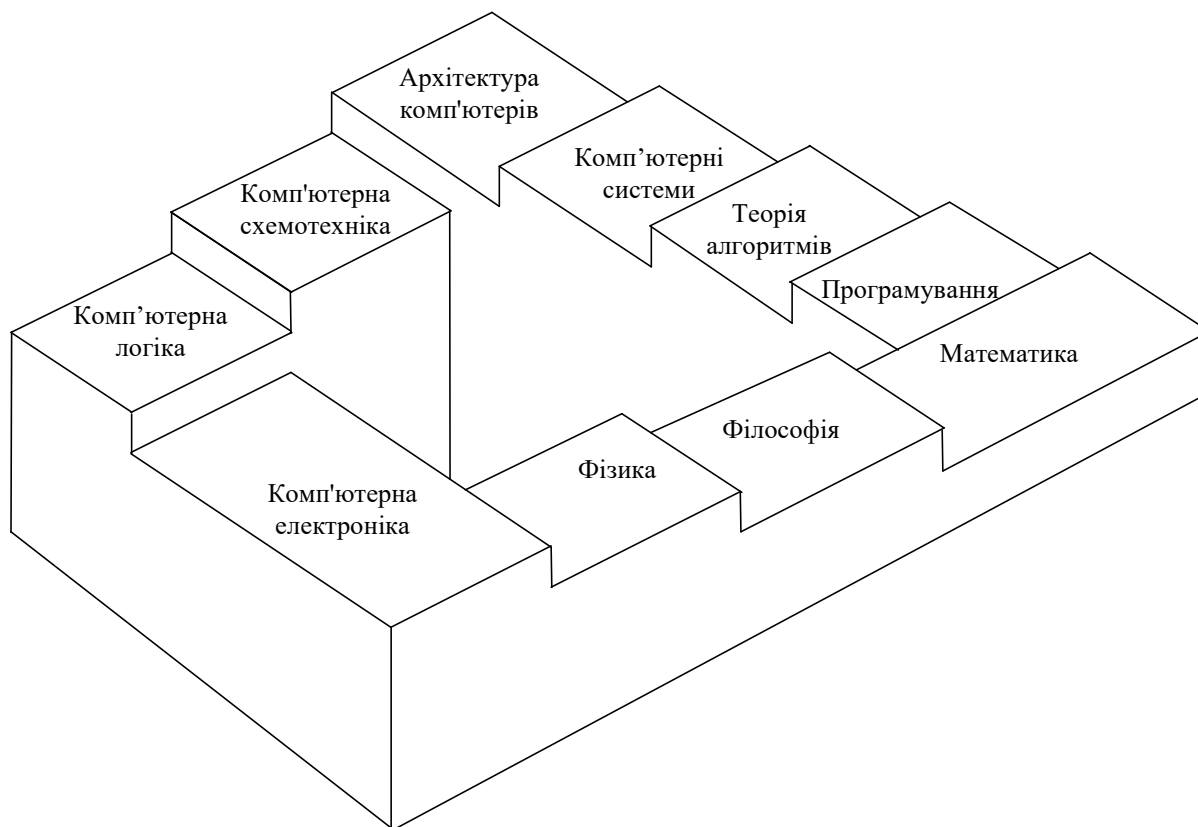


Рис. 1.1.1. Комп'ютерна логіка і «Комп'ютерна інженерія»

ЗК1. Здатність до абстрактного мислення, аналізу і синтезу.

ЗК2. Здатність вчитися і оволодівати сучасними знаннями.

ЗК4. Здатність спілкуватися державною мовою як усно, так і письмово.

ЗК5. Здатність спілкуватися іноземною мовою.

ЗК15. Потенціал до подальшого навчання.

Метою вивчення дисципліни «Комп'ютерна логіка» є формування у здобувачів освіти таких фахових компетентностей:

ФК10. Здатність здійснювати організацію робочих місць, їхнє технічне оснащення, розміщення комп'ютерного устаткування, використання організаційних, технічних, алгоритмічних та інших методів і засобів захисту інформації.

ФК12. Здатність ідентифікувати, класифікувати та описувати роботу програмно-технічних засобів, комп'ютерних та кіберфізичних систем, мереж та їхніх компонентів шляхом використання аналітичних методів і методів моделювання.

Метою вивчення дисципліни «Комп'ютерна логіка» є здатність здобувача вищої освіти продемонструвати такі результати навчання:

1. З письмової комунікації (на рівні передавання складної інформації);
2. З усної комунікації (на рівні передавання складних повідомлень);
3. Здатність спілкуватися першою (рідною) мовою, вміння правильно, логічно, ясно будувати своє усне й писемне мовлення;

4. Знання та розуміння предметної галузі, професії; основних концепцій, базових категорій, технічних понять;

5. Здатність до безперервного та активного навчання, самоосвіти, постійного підвищення кваліфікації;

6. Аналітичного мислення (на рівні застосування загального аналізу);

7. Здатність до абстрактного мислення, аналізу та синтезу;

8. Здатність визначати, формулювати та розв'язувати задачі, аналізувати соціально-значущі процеси та приймати обґрунтовані рішення;

9. Планування та організації (на рівні планування та організація багатокомпонентної складної діяльності);

10. Уміння знаходити, обробляти та аналізувати інформацію з різноманітних джерел; здатність використовувати інформаційно-комунікативні технології;

11. Знання дискретних структур і вміння застосовувати сучасні методи дискретної математики для аналізу і синтезу складних систем виконання кодування інформаційних повідомлень, у тому числі користуючись методами побудови завадозахисних кодів та кодами Хеммінга;

12. Знання теоретичних (логічних та арифметичних) основ побудови сучасних комп'ютерів та їх архітектури, вміння застосовувати їх в процесі побудови та експлуатації при рішенні професійних завдань;

13. Складання логічних виразів;

14. Читання і розуміння логічних виразів;

15. Спрощення логічних виразів;

16. Розроблення комбінаційних схем для реалізації системи перемикальних функцій у заданому елементному базисі, сформулювавши задачу її побудови у термінах теорії перемикальних функцій, виконавши мінімізацію функцій та отримавши необхідні операторні форми з урахуванням засобів уникнення збою в схемах;

17. Виконання абстрактний синтезу цифрового автомата, зробивши формальний опис алгоритму його функціонування у термінах теорії цифрових автоматів та виконавши процедуру мінімізації числа станів автомата;

18. Виконання структурного синтезу синхронних та асинхронних автоматів, застосовуючи способи мінімізації функцій збудження та виходів, а також уникнення збоїв в умовах використання для побудови схеми автомата заданого елементного базису, в тому числі інтегральних схем, що програмуються;

19. Розроблення алгоритму функціонування арифметичного пристрою на підставі форми представлення інформації, алгоритмів виконання арифметичних операцій в різних системах числення в умовах застосування методів контролю

роботи пристрою з використанням систем автоматизованого проектування комп'ютерних засобів;

20. Уміння відповідально ставитись до виконуваної роботи та досягти поставленої мети;

21. Уміння застосовувати знання і розуміння для розв'язання задач синтезу та аналізу цифрових вузлів;

22. Уміння здійснювати пошук інформації в різних джерелах для розв'язання задач спеціальності;

23. Уміння сприймати критику, критикувати особистість, самокритично відноситись до своїх поступків та критикувати результати роботи;

24. Уміння застосовувати базові знання стандартів в області інформаційних технологій під час розробки цифрових вузлів;

25. Уміння опановувати та розробляти документацію на системи, продукти і сервіси інформаційних технологій.

Метою вивчення дисципліни «Комп'ютерна логіка» є здатність здобувача вищої освіти продемонструвати такі програмні результати навчання:

ЗН4. Знати та розуміти вплив технічних рішень в суспільному, економічному, соціальному і екологічному контексті.

УМ1. Вміти застосовувати знання для ідентифікації, формулювання і розв'язування технічних задач спеціальності, використовуючи методи, що є найбільш придатними для досягнення поставлених цілей.

УМ3. Вміти системно мислити та застосовувати творчі здібності до формування нових ідей.

УМ4. Вміти застосовувати знання технічних характеристик, конструктивних особливостей, призначення і правил експлуатації програмно-технічних засобів комп'ютерних систем та мереж для вирішення технічних задач спеціальності.

УМ6. Вміти здійснювати пошук інформації в різних джерелах для розв'язання задач комп'ютерної інженерії.

УМ7. Вміти ефективно працювати як індивідуально, так і у складі команди.

КОМ2. Використовувати інформаційні технології та інші методи для ефективного спілкування на професійному та соціальному рівнях.

АіВ1. Здатність адаптуватись до нових ситуацій, обґрунтовувати, приймати та реалізовувати у межах компетенції рішення.

АіВ2. Усвідомлювати необхідність навчання впродовж усього життя з метою поглиблення набутих та здобуття нових фахових знань, удосконалення креативного

НАВЧАЛЬНЕ ВИДАННЯ

Глухов Валерій Сергійович

Комп'ютерна логіка схем без пам'яті

Навчальний посібник

для студентів галузі знань F «Інформаційні технології»
спеціальності F7 «Комп'ютерна інженерія»

Формат 70x100/16. Папір офсетний. Друк цифровий.

Гарнітура Times New Roman.

Умовн. друк. арк. 16,82.

Видавець Марченко Т.В.

м. Львів, 79053, Україна, Перфецького 11 А, тел. +380503701957

e-mail: magno106@ukr.net

<http://magnolia.lviv.ua>

Видавець Марченко Т.В.

Свідоцтво про внесення суб'єкта видавничої справи
до Державного реєстру видавців, виготовлювачів і
розповсюджувачів видавничої продукції:

ДК№6784 від 30.05.2019 року,

видане Державним комітетом інформаційної політики,
телебачення та радіомовлення України

Надруковано у друкарні видавця ФОП Марченко Т.В